



# DIPLOMARBEIT

## FPGA-BASIERTES RISC-V-COMPUTERSYSTEM: YARM

Höhere Technische Bundeslehr- und Versuchsanstalt Anichstraße

---

Abteilung

**ELEKTRONIK UND TECHNISCHE INFORMATIK**

Ausgeführt im Schuljahr 2019/20 von:

Armin Brauns 5AHEL

Daniel Plank 5BHEL

Betreuer/Betreuerin:

Dipl.-Ing. Christoph Schönherr

Projektpartner: IT-Syndikat, Verein zur Förderung des freien Zugangs zu technischer Fort- und Weiterbildung jeglicher Art, Hackerspace Innsbruck

Ansprechpartner: Ing. David Oberhollenzer B.Sc.

Innsbruck, am 16. März 2020

---

Abgabevermerk:

Datum:

Betreuer/in:

## **Gendererklärung**

Aus Gründen der besseren Lesbarkeit wird in dieser Diplomarbeit die Sprachform des generischen Maskulinums angewendet. Es wird an dieser Stelle darauf hingewiesen, dass die ausschließliche Verwendung der männlichen Form geschlechtsunabhängig verstanden werden soll.

## **Kurzfassung/Abstract**

Diese Diplomarbeit beschäftigt sich mit der Arbeitsweise von Prozessoren und Prozessorperipherie in moderner und traditioneller Form. Sie versucht anschaulich den Aufbau eines Computersystems in Hard- und Software veranschaulichen sowie diesen erklären. Dafür wurde auf einem XILINX FPGA ein RISC-V32I Prozessor in VHDL implementiert sowie diverse Parallelbus gebundene Hardwareperipherie entwickelt und gebaut. Als Hardwareperipherie wurde ein 8-Bit 2-Kanal DAC und eine serielle Schnittstelle mit TIA-/EIA-232 Pegeln gebaut. Der Prozessor implementiert das RISC-V32I base instruction set. Aufgrund der starken Verwendung von Englisch im Software- und Hardwarebereich wurde diese Diplomarbeit in Englisch verfasst, was ebenfalls die Lesbarkeit erhöhen soll. Die entstandene Dokumentation soll für Menschen mit einem Grundlegenden Verständnis von Elektronik sowie der Hardware-Beschreibungssprache VHDL verständlich sein.

This diploma thesis deals with the operation of processors and their corresponding peripherals in modern and traditional forms. It attempts to illustrate the structure of a computersystem in hard- and software. To reach this goal a RISC-V32I processor has been implemented in VHDL on a XILINX FPGA as well as some peripherals bound to the parallel bus. These peripherals include a 2-channel 8-bit Digital to analog converter as well as a TIA-/EIA-232 compliant serial interface. Due to the common use of english in the hardware and software engineering field this thesis was written in english, which should enhance readability as well. The written documentation should be understandable for everyone with a basic understanding of electronics as well as the hardware description language VHDL.



## Projektergebnis

### Inhaltsverzeichnis

Gendererklärung .....	i
Kurzfassung/Abstract .....	ii
Projektergebnis .....	iii
1 Aufgabenstellung .....	1
1.1 Daniel Plank .....	1
2 Erklärung der Eigenständigkeit der Arbeit .....	2
I Abbildungsverzeichnis .....	I
II Tabellenverzeichnis .....	I
III Listings .....	I
Anhang .....	II

---

# **1 AUFGABENSTELLUNG**

## **1.1 Daniel Plank**

---

## 2 ERKLÄRUNG DER EIGENSTÄNDIGKEIT DER ARBEIT

### EIDESSTATTLICHE ERKLÄRUNG

Ich erkläre an Eides statt, dass ich die vorliegende Arbeit selbständig und ohne fremde Hilfe verfasst, andere als die angegebenen Quellen und Hilfsmittel nicht benutzt und die den benutzten Quellen wörtlich und inhaltlich entnommenen Stellen als solche erkenntlich gemacht habe. Meine Arbeit darf öffentlich zugänglich gemacht werden, wenn kein Sperrvermerk vorliegt.

---

Ort, Datum

---

Armin Brauns

---

Ort, Datum

---

Daniel Plank

---

# **I ABILDUNGSVERZEICHNIS**

## **II TABELLENVERZEICHNIS**

### **III LISTINGS**

---

## **ANHANG**